

Patent/Publication Number	419912
Title	Fast fourier transform based CDMA RAKE receiver structure and method
Issued/Publication Date	2001/01/21
Application Date	1999/01/25
Application Number	088101059
Certification Number	127553
IPC	H04B-001/707
Inventor	<u>HUANG, JIA-QI</u> TW; <u>WANG, XIN-YUAN</u> TW; <u>HUANG, YONG-LIANG</u> TW
Applicant	INDUSTRIAL TECHNOLOGY RESEARCH INSTITUTE TW
Priority Number	19980811 NA NA
Abstract	<p>The present invention provides a CDMA RAKE receiver which uses Fast Fourier Transform (FFT) matched filter to calculate a data detection. The received signal is processed by the RAKE receiver in the frequency domain. The RAKE receiver comprises a pilot signal spreading code matched filter, a data signal spreading code matched filter and a channel matched filter. The pilot signal spreading code matched filter removes a spreading code of the pilot signal. The data signal spreading code matched filter removes a multiple access spreading code of the data signal. A channel matched filter estimates the channel frequency response and combines the received data signal from different paths and generates a decision. In order to increase the capacity of CDMA system, the RAKE receiver employs an interference cancellation method. A downlink receiver on a mobile station can estimate the interference of a pilot signal and remove the pilot interference from the received data before the data detection. An uplink receiver on a base station employs a multi-stage parallel interference cancellation technique to remove the multiple access interference from other users.</p>

# 中華民國專利公報 [19] [12]

[11]公告編號：419912

[44]中華民國 90 年 (2001) 01 月 21 日  
發明

全 10 頁

[51] Int.Cl 06: H04B1/707

[54]名稱：以快速傅利葉轉換為基礎之分碼多重進接犁耙式接收機架構及其方法  
[21]申請案號：088101059 [22]申請日期：中華民國 88 年 (1999) 01 月 25 日  
[30]優先權：[31]09/132,859 [32]1998/08/11 [33]美國  
[72]發明人：  
黃家齊 新竹市東區東山里十六鄰食品路一二七巷十號二樓  
王信淵 新竹市城北街一三七巷八弄九號  
黃永亮 新竹縣寶山鄉雙溪村寶新路一四七巷二十五號  
[71]申請人：  
財團法人工業技術研究院 新竹縣竹東鎮中興路四段一九五號  
[74]代理人：

1

2

## [57]申請專利範圍：

1. 一種下鏈接收機，包括：

—一領航干擾消除單元，用以從一接收基頻信號之快速傅利葉轉換中減去領航干擾信號；

—一資訊信號展頻碼匹配濾波器，用以從該領航干擾消除單元之輸出中去除資訊信號展頻碼；

—一領航信號展頻碼匹配濾波器，用以從該接收基頻信號之快速傅利葉轉換中去除領航信號展頻碼；

—一通道匹配濾波器，以該領航信號展頻碼匹配濾波器之輸出為基礎產生一通道頻率響應估計，接著產生該資訊信號展頻碼匹配濾波器其輸出與該通道頻率響應估計之共轭複數之乘積，最後計算在一該頻碼週期中該乘積之積項和；以及

—一判定單元，基於一預選調變形式以該通道匹配濾波器產生之積項和來判定該資訊值。

2. 如申請專利範圍第 1 項所述之該下鏈接收機，其中該領航干擾消除單元包括：

—一領航信號估計單元，用以從該接收基頻信號之快速傅利葉轉換中估計該領航信號成分；以及  
—一結合器，用以從該接收基頻信號之快速傅利葉轉換中減去該估計領航信號成分。

10. 3. 如申請專利範圍第 2 項所述之該下鏈接收機，其中該領航信號估計單元包括：

—一延遲單元，延遲該接收基頻信號之快速傅利葉轉換一張頻碼週期；以及  
—一平均單元，用以執行該延遲後接收基頻信號之快速傅利葉轉換之加權平均。

15. 4. 如申請專利範圍第 2 項所述之該下鏈接收機，其中該領航信號估計單元包括：

一延遲單元，延遲該接收基頻信號之快速傅利葉轉換一展頻碼週期；

一資訊信號重建單元，以資訊判定回授的概念為基礎重建該資訊信號成分；

一領航信號估計結合器，從該延遲後接收基頻信號之快速傅利葉轉換中減去該重建資訊信號；以及

一平均單元，用以執行該領航信號估計結合器其結果之一加權積項平均。

5.如申請專利範圍第1項所述之該下鏈接收機，其中該資訊信號展頻碼匹配濾波器包括：

一儲存單元，用以儲存一資訊信號展頻碼之快速傅利葉轉換；

一共輻複數單元，用以計算該資訊信號展頻碼其快速傅利葉轉換之共輻複數；

一乘法器，用以將該領航干擾消除單元之輸出與該共輻複數單元之輸出相乘。

6.如申請專利範圍第1項所述之該下鏈接收機，其中該領航信號展頻碼匹配濾波器包括：

一儲存單元，用以儲存一領航信號展頻碼之快速傅利葉轉換；

一共輻複數單元，用以計算該領航信號展頻碼其快速傅利葉轉換之共輻複數；

一乘法器，用以將該接收基頻信號之快速傅利葉轉換與該共輻複數單元輸出相乘。

7.如申請專利範圍第1項所述之該下鏈接收機，其中該通道匹配濾波器包括一通道頻率響應估計單元，以該領航信號展頻碼匹配濾波器之輸出為基礎產生該通道頻率響應估計，該通道頻率響應估計單元包括：

一延遲單元，延遲該領航信號展頻碼匹配濾波器之輸出一展頻碼週期；

一平均單元，用以執行該延遲後領航信號展頻碼匹配濾波器輸出之一加權平均；以及

一共輻複數單元，用以計算該延遲後領航信號展頻碼輸出加權積項平均的共輻複數。

8.如申請專利範圍第7項所述之該下鏈接收機，其中該通道頻率響應估計單元包括一保留主路徑單元用以保留複數主路徑，該保留主路徑單元包括：

一快速傅利葉轉換單元(FFT)，用以計算該延遲後領航信號展頻碼匹配濾波器輸出之加權平均之一快速傅利葉轉換，產生一通道脈衝響應估計；

一搜尋單元，從該通道脈衝響應估計中搜尋出振幅峰值；

一選取單元，以該搜尋得之振幅峰值為基礎選取主要路徑，並產生一保留主要路徑之通道脈衝響應估計；以及

一快速傅利葉轉換單元，用以計算出該保留主要路徑之通道脈衝響應估計之快速傅利葉轉換。

9.如申請專利範圍第7項所述之該下鏈接收機，其中該通道匹配濾波器還包括：

一乘法器，將該資訊信號展頻碼匹配濾波器之輸出與該通道頻率響應估計相乘；以及

一加法器，計算在一展頻碼週期中該乘法器其輸出之一積項和。

10.一種下鏈接收的方法，包括：

從一接收基頻信號之快速傅利葉轉換中減去領航干擾信號；

該接收基頻信號之快速傅利葉轉換減去該領航干擾信號後，再去除一資訊信號展頻碼；

從該接收基頻信號之快速傅利葉轉換在去除一領航信號展頻碼；

該接收基頻信號之快速傅利葉轉換在去除該領航信號展頻碼後，用以估計

一通道頻率響應：

該接收基頻信號在減去領航干擾信號與去除該資訊信號展頻碼後，再與該通道頻率響應估計之共轭複數相乘後得一乘積；  
計算該乘積在一展頻週期內之積項和；以及  
基於一預選調變形式以該積項和值判定該資訊值。

11. 如申請專利範圍第 10 項所述之該方法，其中從一接收基頻信號之快速傅利葉轉換中減去領航干擾信號，包括：  
從該接收基頻信號之快速傅利葉轉換中估計該領航信號成分；以及  
從該接收基頻信號之快速傅利葉轉換中減去該估計領航信號成分。
12. 如申請專利範圍第 11 項所述之該方法，其中估計該領航信號成分包括：  
延遲該接收基頻信號之快速傅利葉轉換一展頻碼週期；以及  
執行該延遲後接收基頻信號之快速傅利葉轉換之一加權平均。
13. 如申請專利範圍第 11 項所述之該方法，其中估計該領航信號成分包括：  
重建該前一個接收符號之資訊信號成分；  
延遲該接收基頻信號之快速傅利葉轉換一展頻碼週期；  
從該延遲後接收基頻信號之快速傅利葉轉換中減去該重建資訊信號成分；以及  
該延遲後接收基頻信號之快速傅利葉轉換在減去該重建資訊信號成分後計算其一加權平均。
14. 如申請專利範圍第 10 項所述之該方法，其中該接收基頻信號之快速傅利葉轉換在減去該領航干擾信號後，再去除資訊信號展頻碼包括：  
產生一資訊信號展頻碼之快速傅利葉

轉換：

計算該資訊信號展頻碼其快速傅利葉轉換之共轭複數；以及

一接收基頻信號之快速傅利葉轉換在減去該領航干擾信號後，再與該計算之共轭複數相乘。

15. 如申請專利範圍第 10 項所述之該方法，其中從該接收基頻信號之快速傅利葉轉換中去除領航信號展頻碼包括：  
產生一領航信號展頻碼之快速傅利葉轉換；  
計算該領航信號展頻碼其快速傅利葉轉換之共轭複數；以及  
將該接收基頻信號之快速傅利葉轉換與該計算之共轭複數相乘。
16. 如申請專利範圍第 10 項所述之該方法，其中估計通道頻率響應包括：  
該接收基頻信號之快速傅利葉轉換在去除該領航信號展頻碼後，再延遲一展頻碼週期；  
該接收基頻信號之快速傅利葉轉換在去除該領航信號展頻碼及延遲一展頻碼週期後，計算其一加權平均；以及  
計算該加權平均之共轭複數。
17. 如申請專利範圍第 16 項所述之該方法，其中估計通道頻率響應還包括保留複數主要路徑，保留複數主要路徑包括：  
計算該加權平均之一快速傅利葉轉換而產生一通道脈衝響應估計；  
從該該通道脈衝響應中搜尋出該振幅峰值；  
以該搜尋得之振幅峰值為基礎選取主要路徑而產生一保留主要路徑之通道脈衝響應估計；以及  
計算該保留主要路徑之通道脈衝響應估計之快速傅利葉轉換。
18. 如申請專利範圍第 16 項所述之該方法，其還包括：

該接收基頻信號之快速傅利葉轉換在減去領航信號與去除該資訊信號展頻碼後，與該通道頻率響應估計之共軛複數相乘；以及

計算該乘積在一展頻碼週期內之積項和。

19.一種下鏈接收機，包括：

一領航干擾消除單元，用以從一接收基頻信號之快速傅利葉轉換中減去領航干擾信號；

一資訊信號展頻碼匹配濾波器，用以從該領航干擾消除單元之輸出中去除資訊信號展頻碼；

一領航信號展頻碼匹配濾波器，用以從該領航干擾消除單元中該估計得到的該領航信號成分中去除領航信號展頻碼，並產生通道頻率響應估計；

一通道匹配濾波器，用以產生該資訊信號展頻碼匹配濾波器之輸出與該通道頻率響應估計之共軛複數的乘積，最後計算該乘積在一展頻碼週期之積項和；以及

一判定單元，基於一預選調變形式以從該通道匹配濾波器產生之積項和來判定該資訊值。

20.如申請專利範圍第19項所述之該下鏈接收機，其中該領航干擾消除單元包括：

一領航信號估計單元，用以從該接收基頻信號之快速傅利葉轉換中估計該領航信號成分；以及

一結合器，用以從該接收基頻信號之快速傅利葉轉換中減去該估計領航信號成分。

21.如申請專利範圍第20項所述之該下鏈接收機，其中該領航信號估計單元包括：

一延遲單元，延遲該接收基頻信號之快速傅利葉轉換一展頻碼週期；以及

一平均單元，執行該延遲後接收基頻

信號之快速傅利葉轉換之加權平均。

22.如申請專利範圍第19項所述之該下鏈接收機，其中該領航信號估計單元包括：

5. 一延遲單元，延遲該接收基頻信號之快速傅利葉轉換一展頻碼週期；

一資訊信號重建單元，以一判定回授的方法為基礎重建該資訊信號成分；

一領航信號估計結合器，從該延遲後接收基頻信號之快速傅利葉轉換中減去該重建資訊信號成分；以及

一平均單元，用以執行該領航信號估計結合器具結果之一加權平均。

23.如申請專利範圍第19項所述之該下鏈接收機，其中該通道匹配濾波器包括：

一共軛複數單元，用以計算該通道頻率響應估計之共軛複數；

一乘法器，將該資訊信號展頻碼匹配濾波器之輸出與該共軛複數單元之輸出相乘；以及

一加法器，執行該乘法器其乘積在一展頻碼週期內之一積項和。

24.如申請專利範圍第19項所述之該下鏈接收機，其中該通道匹配濾波器還包括一保留主要路徑單元以保留複數主要路徑，該保留主路徑單元包括：

一反快速傅利葉反轉換(IFFT)單元，用以計算該通道頻率響應估計之反快速傅利葉轉換以產生一通道脈衝響應估計；

一搜尋單元，用以從該通道脈衝響應估計中搜尋振幅峰值；

一選取單元，以該搜尋得之振幅峰值為基礎產生一保留主要路徑之通道脈衝響應估計；以及

一快速傅利葉轉換單元，用以計算該保留主要路徑之通道脈衝響應估計之快速傅利葉轉換。

40. 25.一種上鏈接收機，用以接收符號之資

訊檢測，其包括：

- 一多人干擾消除單元，用以從一接收基頻信號之快速傅利葉轉換中減去估計之複數多重進接干擾信號；
- 一資訊信號展頻碼匹配濾波器，用以從該多人干擾消除單元輸出中去除資訊信號展頻碼；
- 一領航信號展頻碼匹配濾波器，用以從該多人干擾消除單元之輸出中去除領航信號展頻碼；
- 一開關，連接於該多人干擾消除單元與該領航信號展頻碼濾波器之間，當該本接收符號之該最後一級資訊檢測到達時關閉；
- 一通道匹配濾波器，以該領航信號展頻碼匹配濾波器之輸出為基礎產生一通道頻率響應估計，然後產生該資訊信號展頻碼匹配濾波器之輸出與該通道頻率響應估計之共轭複數之乘積，最後計算該乘積於一展頻碼週期內之積項和；
- 一判定單元，用以基於一預測變形式為基礎，以該通道匹配濾波器產生之積項和判定一實驗資訊值，在最後一級資訊檢測後，該實驗資訊值為本接收符號之最終資訊判定；以及
- 一干擾信號估計單元，利用基於該通道頻率響應估計、該領航信號展頻碼之快速傅利葉轉換、資訊信號展頻碼之快速傅利葉轉換，與該判定之實驗資訊值來估計多重進接干擾。

26.如申請專利範圍第25項之該上鏈接收機，其中該多人干擾消除單元包括：

- 一第一加法器，用以將來自其他複數接收機中該等估計多重進接干擾信號相加；以及
- 一第二加法器，用以從該接收基頻信號之快速傅利葉轉換中將該等相加之估計多重進接干擾信號減去。

27.如申請專利範圍第25項之該上鏈接收

機，其中該資訊信號展頻碼匹配濾波器包括：

- 一儲存單元，用以儲存一資訊信號展頻碼之快速傅利葉轉換；
- 一共轭複數單元，用以計算該資訊信號展頻碼其快速傅利葉轉換之共轭複數；以及
- 一乘法器，用以將該多人干擾消除單元之輸出與該共轭複數單元之輸出相乘。

28.如申請專利範圍第25項之該上鏈接收機，其中該領航信號展頻碼匹配濾波器包括：

- 一儲存單元，用以儲存一領航信號展頻碼之快速傅利葉轉換；
- 一共轭複數單元，用以計算該領航信號展頻碼其快速傅利葉轉換之共轭複數；以及
- 一乘法器，用以在該最後一級資訊檢測時將多人干擾消除單元之輸出與共轭複數單元之輸出相乘。

29.如申請專利範圍第25項之該上鏈接收機，其中該通道匹配濾波器包括該通道頻率響應估計單元，以該領航信號展頻碼匹配濾波器之該輸出為基礎產生一通道頻率響應估計，該通道頻率響應估計單元包括：

- 一延遲單元，延遲該領航信號展頻碼匹配濾波器之輸出直到下一個接收符號之資訊檢測；
- 一平均單元，用以執行該延遲後領航信號展頻碼匹配濾波器輸出之一加權平均；以及
- 一共轭複數單元，用以計算該延遲後領航信號展頻碼輸出之該加權平均之共轭複數。

30.如申請專利範圍第29項所述之該上鏈接收機，其中該通道頻率響應估計單元包括一保留主要路徑單元用以保留複數主要路徑，該保留主要路徑單元

包括：

- 一反快速傅利葉轉換單元(IFFT)，計算該延遲後領航信號與頻碼匹配濾波器輸出之加權平均之反快速傅利葉轉換，而產生一通道脈衝響應估計；
- 一搜尋單元，從該通道脈衝響應估計中搜尋出振幅峰值；
- 一選取單元，以該搜尋得之振幅峰值為基礎，選取複數主要路徑，然後產生一保留主要路徑之通道脈衝響應估計；以及
- 一快速傅利葉轉換單元，用以計算出該保留主要路徑之通道脈衝響應估計之快速傅利葉轉換。

31.如申請專利範圍第29項所述之該上鍵接收機，其中該通道匹配濾波器還包括：

- 一乘法器，用以將該資訊信號與頻碼匹配濾波器之輸出與該通道頻率響應估計之共轭複數相乘；以及
- 一加法器，用以計算在一箇頻碼週期中該乘法器其輸出之一積項和。

32.如申請專利範圍第25項所述之該上鍵接收機，其中該干擾信號估計單元包括：

- 一第一乘法器，用以將該資訊信號與頻碼信號之快速傅利葉轉換與一該實驗資訊判定相乘；
- 一加法器，用以將該第一乘法器之輸出與該領航信號與頻碼之快速傅利葉

轉換相加；

- 一第二乘法器，用以將該通道頻率響應估計與該加法器之輸出相乘；以及
- 一正規化單元，以該領航信號與頻碼其快速傅利葉轉換之平方模正規化該第二乘法器之輸出。

圖式簡單說明：

- 第一圖 A 與第一圖 B 係分別顯示作為下鍵與上鍵型耙式接收機之一系統架構圖：
- 第二圖 A 係顯示一下鍵型耙式接收機之方塊圖包含選擇性地執行保留複數主路徑與資訊信號重建；
- 第二圖 B 係顯示另一種可替換之

15. (alternate)下鍵型耙式接收機之方塊圖；

- 第三圖 A 係顯示一上鍵型耙式接收機之方塊圖包含選擇性地執行保留複數主路徑；
- 第三圖 B 係顯示第三圖 A 中該上鍵

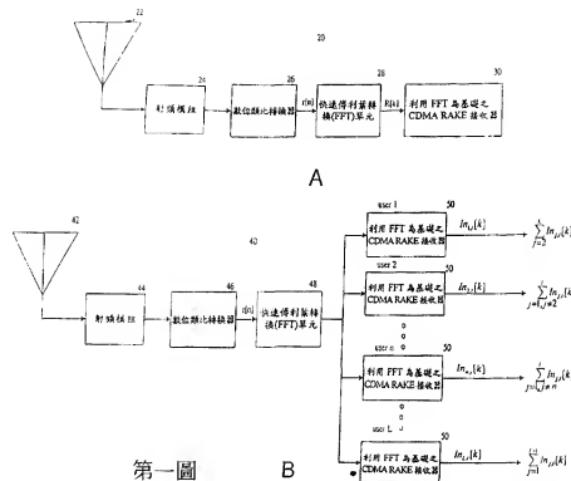
20. 犁耙式接收機之資訊檢測流程圖；

- 第四圖 A 與第四圖 B 係顯示第二圖 A 與第二圖 B 中該等下鍵犁耙式接收機兩種執行領航信號估計之方塊圖；
- 第五圖係顯示第二圖 A 與第二圖 B 中該等下鍵犁耙式接收機其選擇性地執行資訊信號重建之方塊圖；以及

第六圖係顯示第二圖 A 、第二圖 B 與第三圖 A 中該等犁耙式接收機其選擇性地執行保留複數主路徑之方塊圖。

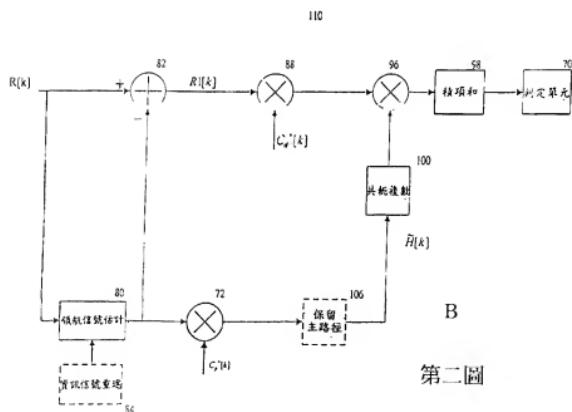
30.

(7)



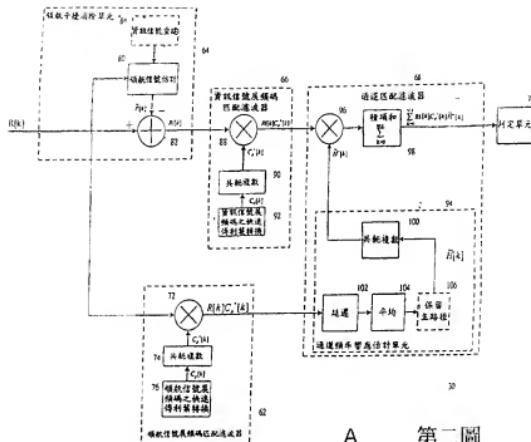
第一圖

B

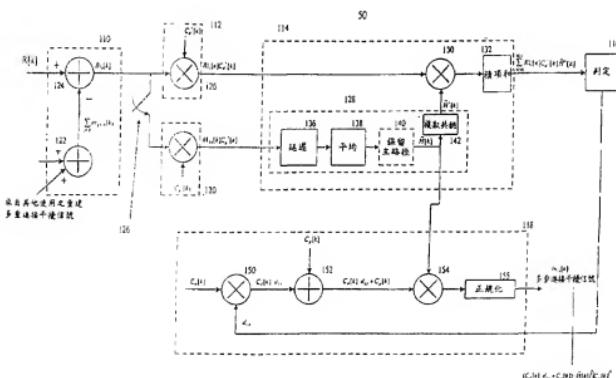


第二圖

(8)

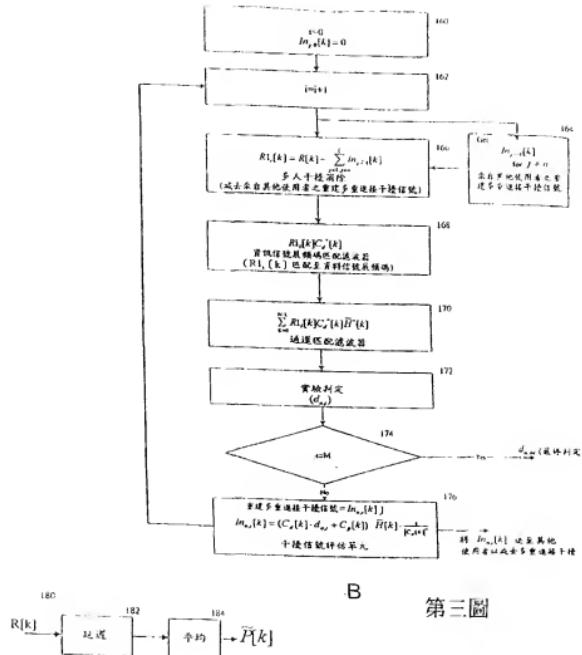


A 第二圖

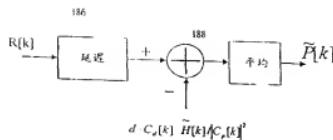
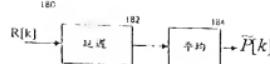


第三圖

A

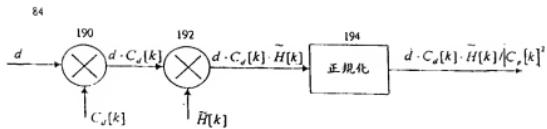


第三圖

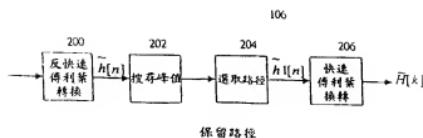


第四圖

(10)



第五圖



第六圖